

Optimización del depósito de Oxido de Hafnio para la fabricación de transistores de película delgada tipo P mediante fotolitografía.

Autores:

Mtro. Joam Manuel Rincón Zuluaga\*

Dra. Amanda Carrillo Castillo

Dr. José Mireles Jr. García

\*Autor principal

Programa:

Doctorado en Tecnología

Universidad Autónoma de Ciudad Juárez.

## 1. Introducción.

Los calcogenuros son materiales que se han visualizado potencialmente en el desarrollo de dispositivos como televisores de pantalla plana, ventanas inteligentes gaseosas, dispositivos ópticos de escritura, lectura y borra-do, sensores (gas, humedad y temperatura) y para la emisión de campo, celdas solares y transistores de película delgada (Kittel, 2005). Sin embargo, la producción de dichos dispositivos fuera del laboratorio es un reto actualmente, así como sigue siendo un reto tecnológico los procesos claros por producir dispositivos funcionales a partir de dichos materiales.

En la revisión de la literatura existe un importante esfuerzo por sintetizar y fabricar transistores de película delgada (TFT's) a partir de calcogenuros mediante técnicas de depósito de bajo costo, como depósito de baño químico (CBD), en los procesos de fotolitografía. Sin embargo, la fotolitografía en la capa activa del dispositivo, después de depositar el dieléctrico de compuerta, no es correctamente manufacturada debido a la mala integración de CBD en los procesos fotolitográficos, además de la falta de optimización de algunas partes del proceso de fabricación (Arreola-Jardón et al., 2010), (Mejia et al., 2013), (Salas-Villasenor et al., 2014). En el presente trabajo se intenta optimizar con éxito la técnica de depósito de baño químico (CBD) para los semiconductores calcogenuros tipo P en la producción de transistores de película delgada (TFT) mediante procesos de fotolitografía industrial, así como mejorar el depósito y la manufactura del dieléctrico de compuerta de dichos dispositivos.

## 2. Objetivos, preguntas de investigación y justificación

En el presente trabajo se pretende optimizar la ruta de fabricación para los transistores de película delgada con una capa activa a partir de calcogenuros tipo P depositados por baño químico. En particular, se espera obtener los siguientes objetivos específicos:

- Optimizar el proceso de depósito del dieléctrico de compuerta.
- Obtener los parámetros óptimos para el depósito de la capa activa de sulfuro de cobre tipo P, depositado mediante baño químico.

La pregunta de investigación que se tiene en este trabajo es la siguiente:

¿Es posible optimizar el depósito del dieléctrico de compuerta y la capa activa semiconductoras mediante procesos de fotolitografía para fabricar transistores de película delgada tipo N o P?

La justificación del proyecto es:

La mega-tendencia del Internet de las cosas (IoT) impone nuevas restricciones de diseño sobre los dispositivos electrónicos. No solo se desea una buena movilidad de carga  $\mu_{eff}$ , la masificación, el bajo consumo energético y el bajo costo de producción, sino que, además, se requiere la flexibilidad de la electrónica de las nuevas tendencias. Así, se necesita realizar un mayor esfuerzo científico e ingenieril para poder fabricar dispositivos electrónicos a partir de una misma familia de semiconductores, que se puedan depositar por técnicas de bajo costo y bajas temperaturas, como lo requiere la electrónica flexible, para fabricar dispositivos de homo-unión análogos a la tecnología CMOS, evitando los esquemas híbridos de fabricación.

Adicionalmente, la fabricación de los TFT's a partir de la familia de los calcogenuros como capa activa se pueden sintetizar depositando el semiconductor por la técnica de depósito de baño químico (CBD). Esta técnica conjuga no solo el bajo costo térmico para depositar materiales semiconductores, sino que además no requiere de procesos de vacío y se puede depositar materiales en grandes áreas (incluso flexibles) de forma reproducible, lo que ayuda a la masificación de dispositivos de electrónica flexible de forma económica (Kwon et al., 2013), (Moualkia et al., 2009), (Erken et al., 2018).

De esta forma, la presente propuesta de trabajo tiene una aportación importante en los campos de las tecnologías basadas en electrónica flexible dado que se amplía el campo del conocimiento de los calcogenuros como capas activas para la fabricación de TFT's mediante procesos fotolitográficos. Al mismo tiempo este trabajo aporta dispositivos con soluciones tipo N y P de misma familia de semiconductores para lograr fabricar dispositivos de electrónica flexible, lo cual puede dar apertura a la fabricación de dispositivos de homo-uniones similares a la actual tecnología de lógica complementaria (CMOS) sobre sustratos, incluso flexibles.

### 3. Marco Teórico

Los TFT's tienen una historia de más de medio siglo de desarrollo y las investigaciones sobre esta tecnología son casi tan antiguas como la tecnología CMOS (Tixier-Mita et al., 2016), (Kuo, 2013). No obstante, el desarrollo comercial de los TFT's sobreviene después de la década de los 90's, periodo en el que se superaron las limitaciones de la estabilidad y la producción en grandes áreas de los semiconductores empleados para fabricar TFT's. En particular, después de la entrada del siglo XXI, los TFT's se volvieron muy populares en las pantallas de LCD. Los ingresos mundiales generados por la venta de TFT's en LCD pasaron de mil millones de dólares en 1989 a representar cifras de 110 mil millones de dólares de ganancia en 2012 (Kuo, 2013), así como también alcanzaron áreas de depósito de semiconductores de TFT's para LCD iguales o superiores a 164 pulgadas (Tixier-Mita et al., 2016).

Yue Kuo (Kuo, 2013) muestra la historia de los TFT's ligada a los circuitos integrados (IC – Integrated Circuit) a partir del transistor de efecto de campo metal-óxido-semiconductor (MOSFET – Metal-Oxide-Semiconductor Field-Effect Transistor) y los circuitos CMOS. Después de la concepción del dispositivo MOSFET y su primera patente alrededor de 1935, sobrevinieron los primeros dispositivos de TFT's fabricados a partir de calcogenuros como el sulfuro de cadmio (CdS) o el seleniuro de cadmio (CdSe) para 1962, los cuales presentaban movilidades de portador efectivas  $\mu_{\{eff\}}$  de  $\sim 40 \text{ cm}^2 V^{-1} s^{-1}$  (Tixier-Mita et al., 2016). Sin embargo, aun cuando en 1973 ya había estudios profundos sobre los TFT's a partir de calcogenuros, su producción masiva se postergó debido a que los TFT's y los CMOS no enfrentaron el mismo problema de fabricación. La tecnología CMOS implica, entre otros procesos: implantación, crecimiento en capas desde el sustrato y depósito, mientras que la tecnología TFT sólo involucra el depósito de material. Así la tecnología CMOS ganó una posición importante dentro de la fabricación de dispositivos (Kuo, 2013), (Tixier-Mita et al., 2016).

A principios de la década de los 80's se exploraron nuevos semiconductores para los TFT's a partir del a-Si:H sobre sustratos flexibles y depositados mediante depósito de

vapor químico por plasma (PECVD – Plasma-Enhanced Chemical Vapor Deposition) y dada la madurez que tenía el silicio en ese momento de la historia, se logró mejorar notablemente la estabilidad y las características eléctricas de los TFT's, permitiendo así la aparición de la primera LCD de matriz activa (LCD-AM – LCD Active-Matrix) comercial en 1989 (Zhang et al., 2017).

A pesar del estudio mostrado en (Carrillo-Castillo et al., 2012), el estado del arte muestra muy pocos procesos de fabricación de un dispositivo funcional de TFT's a partir de una capa activa de Sulfuro de Cobre (CuS) depositada por depósito de baño químico (CBD) con procesos fotolitográficos y en general esto ocurre con todos las capas activas tipo P a partir de semiconductores inorgánicos.

Un trabajo acerca del CuS fue el estudio de películas de CuS depositadas mediante la técnica de Evaporación Térmica de Vacío (VTE - Vacuum Thermal Evaporation) (Parreira et al., 2011) y posteriormente utilizadas para fabricar transistores de prueba, sin usar procesos de fotolitografía (de Carvalho et al., 2013), no obstante los autores de (de Carvalho et al., 2013) no dan cuenta de propiedades eléctricas del transistor de prueba y solo lo proponen como un buen candidato para fabricar TFT's. Por otro lado, el proyecto de maestría titulado Fabricación de un transistor de película delgada tipo P basado en sulfuro de cobre por baño químico mostró una ruta de fabricación estable de TFT's a partir de CuS como capa activa mediante procesos fotolitográficos, todo realizado en la Universidad Autónoma de Ciudad Juárez (UACJ).

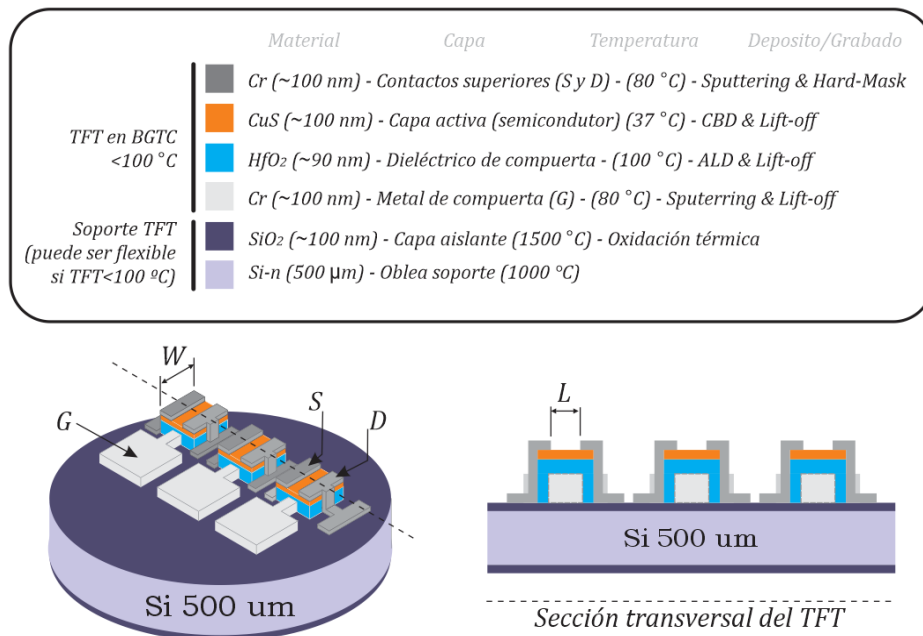
Hasta este punto de la revisión del estado del arte se ha mostrado diversos procesos estables para producir TFT's con semiconductores en su mayoría tipo N y algunos P, pero son pocos eventos en los que se han producido TFT's sobre sustratos flexibles o donde la integración de TFT's análogas a CMOS se realice entre transistores con semiconductores de la misma familia en lugar del enfoque de Pseudo-CMOS.

#### 4. Diseño Metodológico

Para la fabricación de un TFT tipo P con  $Cu_xS$  mediante fotolitografía se procedió de la siguiente manera: la capa activa semiconductor es sintetizada mediante el Depósito de

Baño Químico (CBD) a 47 °C y 15 minutos. La fabricación del TFT utiliza HfO<sub>2</sub> como dieléctrico de compuerta (60 nm), depositado mediante Atomic Layer Deposition (ALD) y cromo (Cr) como metal de contactos (100 nm), mediante Sputtering, en estructura compuerta-inferior, contacto-superior (BGTC) y relaciones de ancho/largo de canal (W/L) W/L=1, W/L>1 y W/L<1, con L y W entre [5,10,15,20,30,40,50,60,70,80] μm. Durante todo el proceso de fabricación del TFT Cr/HfO<sub>2</sub>/CuS/Cr la temperatura máxima de procesamiento fue ≤100 °C y se utilizó Lift-off para el grabado de las capas del TFT, con Hard-Mask para los contactos superiores. En la figura 1 muestra la estructura formada a partir del proceso fotolitográfico para fabricar un TFT tipo P.

Figura 1. Esquema del diseño del TFT-CuS tipo P en 2D y 3D para una estructura BGTC.



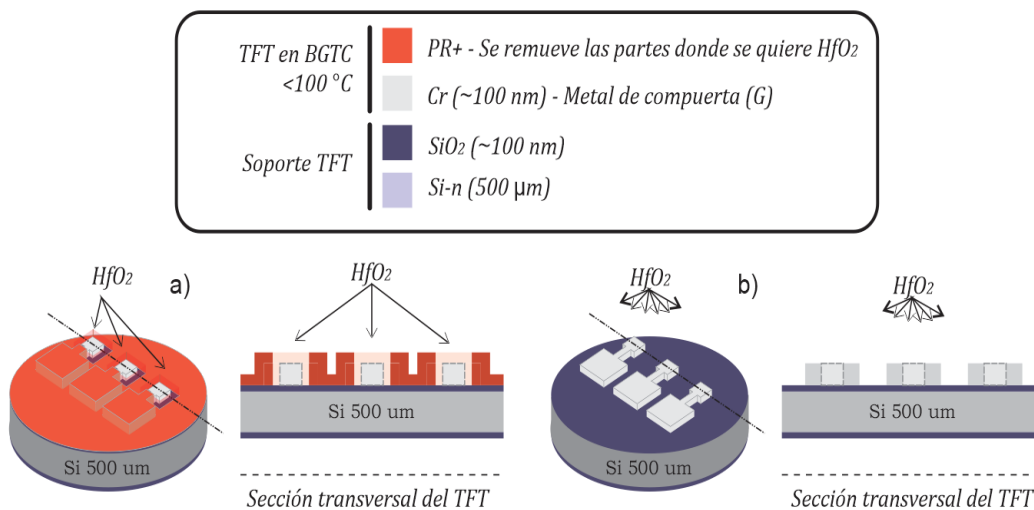
Fuente: Autor.

Para la optimización del depósito del dieléctrico se abordaron dos enfoques: Por un lado, una oblea (ya con Cr grabado con el metal de compuerta) fue cubierta con foto-resina negativa (PR-) y se realizó la remoción de la resina en las partes donde se quería tener el depósito de HfO<sub>2</sub>; por otra parte, otra oblea (con Cr grabado con el metal de compuerta igualmente) se depositara HfO<sub>2</sub> en toda la oblea para luego hacer el proceso de fotolitografía respectiva, como se muestra en la Figura 2.

Por otra parte, para el proceso de fotolitografía de la capa activa y basados en estudios previos del ByNEF con elementos inorgánicos a partir de calcogenuros, se tiene el

precedente del uso del ácido clorhídrico (HCl) para realizar ataques sobre sulfuro de cobre (PbS). Dado que el  $\text{Cu}_x\text{S}$  es de la misma familia, se procedió a utilizar HCl para el ataque del CuS. Se utilizaron las películas de  $\text{Cu}_x\text{S}$  crecidas sobre vidrio con la formulación 1 correspondiente a los parámetros de depósito de 47 °C y 15 minutos para hacer el ataque con HCl; la elección del mejor ataque sobre las películas crecidas en vidrio aduce a la idea que se podía ver el desprendimiento de forma visual. Se probaron tres concentraciones (10%, 50% y 99.9%) del atacante del CuS y se midió el tiempo en el que tardó en ser removido el CuS de las películas de vidrio, además, se introdujo una película con la estructura  $\text{HfO}_2/\text{CuS}$  para observar si había remoción de la capa activa sin afectar el dieléctrico.

Figura 2. Enfoques para el depósito y grabado de  $\text{HfO}_2$ : a) con PR+ b) sin PR+



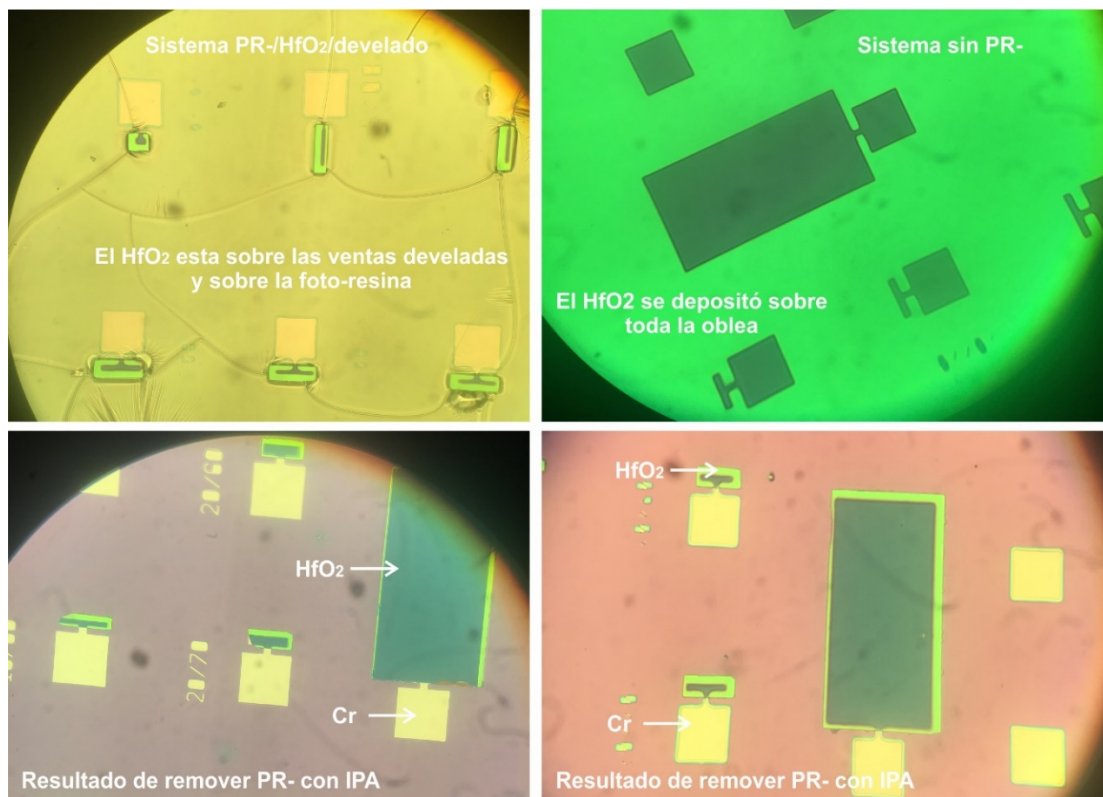
Fuente: Autor.

Dentro del proceso típico de grabado fotolitográfico del aislante del TFT de alta constante dieléctrica como los presentados en (Gnade et al., 2002; Salas-Villasenor et al., 2010) típicamente se tiene el siguiente protocolo para sustratos de obleas de silicio: depósito del dieléctrico, típicamente  $\text{HfO}_2$  para TFT's con calcogenuros; precalentamiento térmico de la oblea; depósito de foto-resina positiva o negativa vía spinner; tratamiento térmico de resina; exposición a luz ultravioleta; develado de foto-resina con removedor MICROPOSIT 351 Developer; ataque del dieléctrico con el Buffered Oxide Etch (BOE); remoción del excedente de foto-resina con alcohol isopropílico.

En el enfoque presentado en este artículo en la figura 2 a), se evita el uso del Buffered Oxide Etch (BOE) para atacar el dieléctrico, optimizando su proceso de grabado, con el

siguiente protocolo: precalentamiento térmico de la oblea; depósito de foto-resina negativa (PR-) vía spinner; tratamiento térmico de resina; exposición a luz ultravioleta; develado de PR- con removedor MICROPOSIT 351 Developer; depósito del dieléctrico mediante ALD; remoción del excedente de foto-resina con alcohol isopropílico. En la figura 3 se muestra los grabados hechos con el enfoque convencional y con el enfoque propuesto en este artículo.

Figura 3. Proceso de maquinado de  $\text{HfO}_2$  mediante el esquema foto-resina/ $\text{HfO}_2$ /develado vs el proceso de Lift-Off convencional.



Fuente: Autor.

El esquema empleado de utilizar foto-resina negativa sobre la capa de Cr maquinada previamente se utilizó para dejar ventanas abiertas donde se quería depositar el  $\text{HfO}_2$  y de esta forma al realizar el develado de la foto-resina solo quedara el  $\text{HfO}_2$  ya maquinado sin necesidad de atacar el dieléctrico

Por otra parte, el atacante elegido para el CuS no es de uso común en los procesos fotolitográficos, por lo que se debe determinar la concentración y tiempo del atacante del



CuS, antes de integrar dicho atacante al proceso de fabricación del TFT. Los resultados se muestran en la tabla 1.

Con los datos obtenidos en la tabla 1, se probó HCl al 99,9% durante 2' y 20'' con agitación mecánica sobre una oblea de Si con una capa de foto-resina negativa y algunas ventanas abiertas hacia el silicio, con forma geométrica de prueba. Se constató que después de la inmersión de la oblea, no afectó ni el Si ni la foto-resina por lo que el atacante se puede incluir en el proceso fotolitográfico para fabricar TFT's a partir de CuS como capa activa.

Tabla 1. Atacante y tiempo de ataque del CuS sobre sustratos de vidrio y HfO<sub>2</sub>.

<b>Atacante</b>	<b>Concentración (%)</b>	<b>Sustrato</b>	<b>Tiempo de Ataque (min)</b>	<b>Resultados</b>
HCl	10*	Vidrio	30'	No removió CuS
	50*	Vidrio	12'	Dejo restos de CuS
	99.9*	Vidrio	2'20''	Removió CuS
	99.9*	HfO <sub>2</sub>	No	Removió CuS sin afectar HfO <sub>2</sub>

**Convenciones**

\* El porcentaje es referido a la máxima concentración de pureza del HCl para laboratorios que es del 38 %

*Fuente: Autor.*

## 5. Conclusiones

Es importante destacar que se propone una optimización del proceso fabricación de TFT's a partir de calcogenuros, mediante fotolitografía para el dieléctrico de compuerta, así como se integra exitosamente el atacante del CuS al proceso de lift-off. El evitar el uso del BOE en el maquinado de la capa del dieléctrico de compuerta evita que las capas precedentes no están expuestas a ataques químicos, además permite acelerar el proceso de fabricación del TFT dado que se evita un paso en el maquinado. Por su parte, definir el atacante para el CuS permite que dicho semiconductor pueda incorporarse a los procesos fotolitográficos.

Si bien el proceso descrito se centra en un semiconductor tipo P como lo es el CuS, dicho proceso es escalable a cualquier otro semiconductor tipo N o P a partir de elementos calcógenos. Todo lo anterior contribuye a que se puedan fabricar dispositivos análogos a CMOS a partir de soluciones de una misma familia de semiconductores y con un proceso de fabricación común, por lo que se puede evitar los enfoques híbridos.



## 6. Referencias.

- Arreola-Jardón, G., González, L. A., García-Cerda, L. A., Gnade, B., Quevedo-López, M. A., & Ramírez-Bon, R. (2010). Ammonia-free chemically deposited CdS films as active layers in thin film transistors. *Thin Solid Films*, 519(1), 517-520. <https://doi.org/10.1016/j.tsf.2010.08.097>
- Carrillo-Castillo, A., Salas-Villasenor, A., Mejia, I., Aguirre-Tostado, S., Gnade, B. E., & Quevedo-López, M. A. (2012). P-type thin films transistors with solution-deposited lead sulfide films as semiconductor. *Thin Solid Films*, 520(7), 3107-3110. <https://doi.org/10.1016/j.tsf.2011.12.016>
- de Carvalho, C. N., Parreira, P., Lavareda, G., Brogueira, P., & Amaral, A. (2013). P-type CuxS thin films: Integration in a thin film transistor structure. *Thin Solid Films*, 543, 3-6. <https://doi.org/10.1016/j.tsf.2013.03.141>
- Erken, O., Gunes, M., Kirmizigil, F., & Gumus, C. (2018). Investigation of properties the copper sulfide thin films prepared from different copper salts. *Optik*, 168, 884-891. <https://doi.org/10.1016/j.ijleo.2018.05.031>
- Gnade, B. E., Pant, G., Panchaipetch, P., & Wallace, R. M. (2002). Low temperature deposition of hafnium silicate gate dielectrics for TFTs on plastic substrates. *The 15th Annual Meeting of the IEEE Lasers and Electro-Optics Society*, 1, 305-306. <https://doi.org/10.1109/LEOS.2002.1134049>
- Kittel, C. (2005). *Introduction to solid state physics* (8th ed). Wiley.
- Kuo, Y. (2013). Thin Film Transistor Technology—Past, Present, and Future. *Interface Magazine*, 22(1), 55-61. <https://doi.org/10.1149/2.F06131if>
- Kwon, J.-H., Ahn, J.-S., & Yang, H. (2013). Chemical bath deposition of CdS channel layer for fabrication of low temperature-processed thin-film-transistors. *Current Applied Physics*, 13(1), 84-89. <https://doi.org/10.1016/j.cap.2012.06.016>
- Mejia, I., Salas-Villasenor, A. L., Cha, D., Alshareef, H. N., Gnade, B. E., & Quevedo-Lopez, M. A. (2013). Fabrication and Characterization of High-Mobility Solution-Based Chalcogenide Thin-Film Transistors. *IEEE Transactions on Electron Devices*, 60(1), 327-332. <https://doi.org/10.1109/TED.2012.2228200>
- Moualkia, H., Hariech, S., Aida, M. S., Attaf, N., & Laifa, E. L. (2009). Growth and physical properties of CdS thin films prepared by chemical bath deposition. *Journal of Physics D: Applied Physics*, 42(13), 135404. <https://doi.org/10.1088/0022-3727/42/13/135404>
- Parreira, P., Lavareda, G., Amaral, A., Botelho do Rego, A. M., Conde, O., Valente, J., Nunes, F., & Nunes de Carvalho, C. (2011). Transparent p-type CuxS thin films. *Journal of Alloys and Compounds*, 509(16), 5099-5104. <https://doi.org/10.1016/j.jallcom.2011.01.174>
- Salas-Villasenor, A. L., Mejia, I., Hovarth, J., Alshareef, H. N., Cha, D. K., Ramirez-Bon, R., Gnade, B. E., & Quevedo-Lopez, M. A. (2010). Impact of Gate Dielectric in Carrier Mobility in Low Temperature Chalcogenide Thin Film Transistors for Flexible Electronics. *Electrochemical and Solid-State Letters*, 13(9), H313. <https://doi.org/10.1149/1.3456551>
- Salas-Villasenor, A. L., Mejia, I., Sotelo-Lerma, M., Guo, Z. B., Alshareef, H. N., & Quevedo-Lopez, M. A. (2014). Improved electrical stability of CdS thin film transistors through hydrogen-based thermal treatments. *Semiconductor Science and Technology*, 29(8), 085001. <https://doi.org/10.1088/0268-1242/29/8/085001>
- Tixier-Mita, A., Ihida, S., Ségard, B.-D., Cathcart, G. A., Takahashi, T., Fujita, H., & Toshiyoshi, H. (2016). Review on thin-film transistor technology, its applications, and possible new applications to biological cells. *Japanese Journal of Applied Physics*, 55(4S), 04EA08. <https://doi.org/10.7567/JJAP.55.04EA08>
- Zhang, Y.-H., Mei, Z.-X., Liang, H.-L., & Du, X.-L. (2017). Review of flexible and transparent thin-film transistors based on zinc oxide and related materials. *Chinese Physics B*, 26(4), 047307. <https://doi.org/10.1088/1674-1056/26/4/047307>